

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**MANUFACTURE OF SEMICONDUCTOR DEVICE**

Patent Number: JP1287965  
Publication date: 1989-11-20  
Inventor(s): HAGINO HIROYASU  
Applicant(s): MITSUBISHI ELECTRIC CORP  
Requested Patent: JP1287965  
Application Number: JP19880117385 19880513  
Priority Number(s):  
IPC Classification: H01L29/78 ; H01L21/322 ; H01L29/68  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PURPOSE:** To suppress a decrease in a threshold voltage value within an allowable range, and to perform a high speed operation by manufacturing an insulated gate type transistor on a semiconductor substrate, and irradiating a coating material covering the surface of the transistor with an electron beam.

**CONSTITUTION:** A source electrode 8 made of metal such as aluminium or the like for electrically connecting an n-type source region 5 to a p-type base region 4 is formed, and a drain electrode 9 ohmically connected to a p<+> type drain layer 1 is formed. The surface of an IGBT (conductivity modulation element) wafer formed in this manner is covered with a thin film 11 having approx. 100nm of thickness, and the film 11 is irradiated with an electron beam 12 to damage an n-type body layer 3, thereby shortening the life time of holes. Thus, a variation in the threshold value voltage based on the irradiation with the electron beam is suppressed in an allowable range, and an insulated gate transistor having short turning OFF time can be manufactured.

---

Data supplied from the esp@cenet database - I2

② 公開特許公報(A) 平1-287965

⑤ Int. Cl.<sup>4</sup> 識別記号 庁内整理番号 ③ 公開 平成1年(1989)11月20日  
H 01 L 29/78 3 2 1 J-8422-5F  
21/322 L-7738-5F  
29/68 8526-5F 審査請求 未請求 請求項の数 1 (全5頁)

④ 発明の名称 半導体装置の製造方法

⑦ 特 願 昭63-117385

⑧ 出 願 昭63(1988)5月13日

⑥ 発 明 者 萩 野 浩 靖 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹  
製作所内

⑦ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑧ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

- (1) 半導体基板を準備する第1工程と、  
前記半導体基板上に絶縁ゲート型トランジスタ  
を製造する第2工程と、  
前記第2工程で製造された前記トランジスタの  
表面上を被覆物で覆う第3工程と、  
前記トランジスタの前記被覆物上より電子線を  
照射する第4工程とを含む半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は絶縁ゲート型トランジスタのターン  
オフ時間短縮を図った半導体装置の製造方法に関  
するものである。

(従来の技術)

第4図は従来のnチャネル電圧駆動形の伝導度  
変調素子IGBT(Insulated Gate Bipolar Tran  
sistar)を示す断面図である。

図面において、1はp<sup>+</sup>半導体基板から成る  
p<sup>+</sup>ドレイン層であり、その一方主面上にはキャ  
リアを制御するためのn<sup>+</sup>バッファ層2が形成さ  
れている。このn<sup>+</sup>バッファ層2の表面上にはn  
ボディ層3が形成されている。このnボディ層3  
の表面の一部領域には、p形不純物をイオン注入  
あるいは拡散することによりpベース領域4が形  
成され、さらにこのpベース領域4の表面の一部  
領域には、高濃度のn形不純物をイオン注入あ  
るいは拡散することによりn<sup>+</sup>ソース領域5が形  
成されている。nボディ層3の表面とn<sup>+</sup>ソース領  
域5の表面とで挟まれたpベース領域4の表面  
上にはゲート酸化膜6が形成され、このゲート  
酸化膜6は隣接するIGBTセル間で一体となるよう  
nボディ層3の表面上にも形成されている。ゲ  
ート酸化膜6上には例えばポリシリコンから成る  
ゲート電極7が形成され、またpベース領域4  
およびn<sup>+</sup>ソース領域5の両方に電気的に接続する  
ように例えばアルミなどの金属のソース電極8が  
形成されている。また、p<sup>+</sup>ドレイン層1の裏面に

は金属のドレイン電極9が全IGBTセルに対し一に形成されている。

nボディ層3とn<sup>+</sup>ソース領域5とで挟まれたpベース領域4の近傍はnチャネルのMOS構造となっており、ゲート電極7が正、ソース電極8が負となるゲート電圧 $V_g$  ( $> V_{th}$  (閾値電圧))を印加することより、ゲート電極7直下のpベース領域4の表面近傍のチャネル領域10がn型に反転し、このチャネル領域10を通じて、電子がn<sup>+</sup>ソース領域5よりnボディ層3へと流れる。一方、p<sup>+</sup>ドレイン層1からは少数キャリアである正孔がnボディ層3に注入され、その一部は上記電子と再結合して消滅し、残りは正孔電流としてpベース領域3を流れる。この様にIGBTは、基本的にバイポーラ的な動作をし、nボディ層3では、正孔による伝導度調節の効果により伝導度が増大することにより、従来のパワーMOSに比べて低いオン電圧、大きい電流容量を実現できる利点がある。

通常のMOSFETでは、500Vを超えるよ

うな高耐圧素子ではnボディ層3のオン抵抗を非常に大きくする必要があるが、IGBTでは伝導度調節により高耐圧なnボディ層3の抵抗値を著しく下げることが可能となり、高耐圧でかつオン電圧低い素子を実現できる。

(発明が解決しようとする課題)

従来のIGBTは以上のように構成されていた。

また、負のゲート電圧 ( $-V_g$ ) を印加することで、IGBTをオフさせることができるが、チャネル領域10の導電型がn→pに戻ると電子はすぐに消滅するが、p<sup>+</sup>ドレイン層1から注入された正孔は自己消滅する以外にない。従って、正孔のライフタイムが長いとターンオフ時間が長くなり高周波動作に支障をきたす問題点があった。

正孔の寿命を短くする方法の一つとして完成したIGBTへの電子線の照射が挙げられる。この電子線の照射によりnボディ層3に損傷を与えることで、正孔のライフタイムを短くできる。

しかしながら、電子線を照射することによりゲート酸化膜6にも損傷を与え、さらに照射する電

子線が空気中の酸素と反応しオゾンが大量に発生する。このオゾン等のイオンがIGBTウエハ表面に吸着することでチャネル領域10がn型に反転しやすくなりIGBTの閾値電圧 $V_{th}$ が変化(低下)してしまう。第5図は電子線の照射量と閾値電圧 $V_{th}$ の変化 $\Delta V_{th}$ を示したグラフであるが、同図に示すように、電子線の照射量の増加に伴い、閾値電圧 $V_{th}$ が大きく低下している。

そこで300℃程度の熱処理(2時間程度)により電子線照射後の閾値電圧 $V_{th}$ の低下及びnボディ層3の損傷を回復(アニール)させている。また、IGBT動作時の温度上昇に伴うアニールにより、動作中における閾値電圧 $V_{th}$ 及びターンオフ時間の変動を防ぐためにも、予め300℃程度の熱処理によるアニールが必要である。

しかし $V_{th}$ の低下が大きすぎると、 $V_{th}$ の低下を許容範囲内に回復させるために450℃程度の高温での熱処理が必要となり、nボディ層3の損傷をほとんど回復させてしまうことになってしま  
い、結局正孔のライフタイムは電子線照射前の状

態に戻ってしまうという問題点があった。

この発明は上記のような問題点を解決するためになされたもので、閾値電圧値の低下を許容範囲内に抑え高周波動作を可能にした半導体装置の製造方法を提供することを目的とする。

(課題を解決するための手段)

この発明にかかる半導体装置の製造方法は、半導体基板を準備する第1工程と、前記半導体基板上に絶縁ゲート型トランジスタを製造する第2工程と、前記第2工程で製造された前記トランジスタの表面上を被覆物で覆う第3工程と、前記トランジスタの前記被覆物上より電子線を照射する第4工程とを含んでいる。

(作用)

この発明におけるトランジスタへの電子線の照射は、被覆物を介して行われるため、空気中のオゾン等のイオンがトランジスタ表面に吸着することはない。

(実施例)

第1図はこの発明の一実施例であるIGBTの

製造方法説明用の断面図である。

以下、第1図を参照してIGBTの製造方法を示す。まず、ボロン等の不純物を有する比抵抗  $0.01 \Omega \text{cm}$  程度の  $p^+$  ドレイン層1上に、厚さ  $20 \mu\text{m}$ 、比抵抗  $0.08 \Omega \text{cm}$  の  $n^+$  バッファ層2をエピタキシャル成長により形成する。さらに連続的にエピタキシャル成長により約  $50 \Omega \text{cm}$  の高比抵抗の  $n$  ボディ層3を  $100 \mu\text{m}$  程度の厚さで形成する。 $n$  ボディ層3は上記した厚さ、比抵抗で  $1000 \text{V}$  程度の耐圧性がある。

$n$  ボディ層3上全面に厚さ  $1000 \text{\AA}$  程度の酸化膜を形成し、この酸化膜上にポリシリコン層を形成する。これらの酸化膜、ポリシリコン層に対する写真製版によってゲート酸化膜6及びゲート電極7を形成し、このゲート電極7をマスクとしてイオン注入法によりボロンを注入し、 $p$  ベース領域4を形成する。さらに同じくゲート電極7をマスクとしてリン、ヒ素等の不純物を有する  $n$  ソース領域5を拡散又はイオン注入法によって形成する。次に  $n$  ソース領域5と  $p$  ベース領域4を電

氣的に接続したアルミ等の金属よりなるソース電極8を形成し、さらに  $p^+$  ドレイン層にオーミック接続されるドレイン電極9が形成される。

このように形成されたIGBTウエハの表面を約  $100 \mu\text{m}$  程度の薄いフィルム膜11で覆う。このフィルム膜11による被覆は、ポリイミドやレジスト等を液状にしスピナー等でコーティングすることで熱的に重合させフィルム化することで行われる。そして、第1図で示すようにフィルム膜11上から電子線12を照射することで  $n$  ボディ層3に損傷を与え、正孔のライフタイムを短くする。第2図はフィルム膜11の有無によるIGBTの電子線照射量と閾値電圧変化  $\Delta V_{th}$  の関係を示すグラフである。同図に示すようにフィルム膜11を有するIGBT(図中L1で示す)の方が、フィルム膜を有さないIGBT(図中L2で示す)より、電子線照射に對する閾値電圧変化  $\Delta V_{th}$  は半分以下程度に抑えられていることがわかる。一例を示すと、厚さ  $1500 \text{\AA}$  のゲート酸化膜6を有するIGBTに加速電圧  $1 \text{MeV}$ 、ドーズ

$5 \times 10^{14} / \text{cm}^2$  の電子線を照射した場合、フィルム膜11を有したIGBTで  $-10 \text{V}$  程度、フィルム膜を有さなかったIGBTで  $-28 \text{V}$  程度の閾値電圧変化  $\Delta V_{th}$  がみられた。

次に、フィルム膜11を取去り、閾値電圧変化  $\Delta V_{th}$  回復のための熱処理を行う。第3図は、フィルム膜の有無による電子線照射後のIGBTのアニール温度と閾値電圧の関係、及びアニール温度とターンオフ時間の関係を示したグラフである。同図に示すように、 $-2$ 、 $-3 \text{V}$  程度の閾値電圧変化  $\Delta V_{th}$  を許容範囲とすれば、電子線照射時にフィルム膜11を有したIGBT(図中L3で示す)の閾値電圧  $V_{th}$  は  $320 \sim 330^\circ\text{C}$  程度で回復する。一方、フィルム膜11を有さなかったIGBT(図中L4で示す)は  $380^\circ\text{C}$  以上のアニール温度が要求される。

一方、アニール温度により  $n$  ボディ層3が回復することによるターンオフ時間は電子線照射時のフィルム膜の有無に関係なく同一である(図中L5で示す)。従って、電子線照射時にフィルム

膜11を有したIGBTは  $320 \sim 330^\circ\text{C}$  程度の熱処理で閾値電圧  $V_{th}$  が回復するためターンオフ時間は  $1 \mu\text{s}$  程度であるのに対して、電子線照射時にフィルム膜11無しのIGBTは  $380^\circ\text{C}$  以上の熱処理で閾値電圧  $V_{th}$  が回復するため、 $4 \sim 5 \mu\text{s}$  と、電子線照射以前の状態に戻ってしまう。

このように、フィルム膜11を形成したIGBT上より電子線照射することで、オゾン等のイオンがIGBTウエハ表面に吸着するのを確実に防止し、閾値電圧変化  $\Delta V_{th}$  を最小限に抑制できる。このため、 $n$  ボディ層3がほぼ完全に回復する以前のアニール温度で閾値電圧  $V_{th}$  の熱処理における回復が図れる。従ってターンオフ時間の短縮を維持できる。

なお、フィルム膜11の形成方法は実施例に示した以外にも着色紙やポリエチレンで袋をつくり、その袋の中にIGBTウエハを入れても良く、薄膜を表面に密着してもよい。しかしながら、IGBTの製造ラインに電子線装置がイオン注入機のように装備されている場合は、実施例で示した方法

が自動化に通している。

また、フィルム膜11の厚みはIGBTへの電子線の透過性を考えて十分に薄くする必要がある。加速電圧0.7~1Mev程度で照射する場合は100~200 $\mu$ m程度以下にすることが望ましい。

また、この実施例ではnチャネルIGBTに関して述べたが、pチャネルIGBTにも勿論適用できる。

#### (発明の効果)

以上説明したように、この発明によれば、トランジスタへの電子線の照射を被覆物を介して行ったため、比較的低いアニール温度で安定した閾値電圧に回復することができるため、ターンオフ時間の短い絶縁ゲート型トランジスタを製造することができる効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例であるIGBTの製造方法を示すIGBTの断面図、第2図はこの発明により製造されたIGBTにおける電子線照射量と閾値電圧変化の関係を示すグラフ、第3図

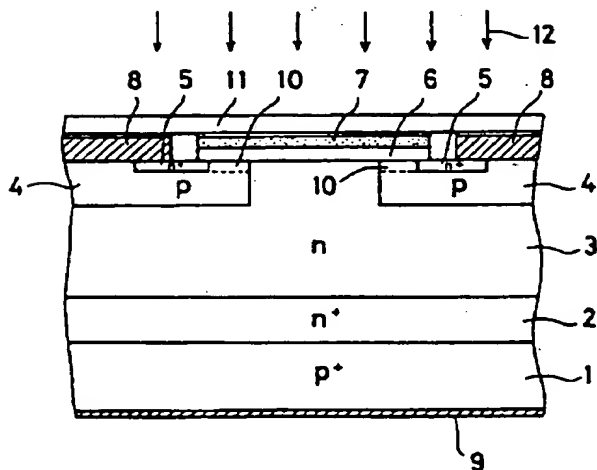
はアニール温度とIGBTの閾値電圧変化及びターンオフ時間の関係を示すグラフ、第4図は従来のIGBTを示す断面図、第5図は従来のIGBTにおける電子線照射量と閾値電圧変化の関係を示すグラフである。

図において、11はフィルム膜、12は電子線である。

なお、各図中同一符号は同一または相当部分を示す。

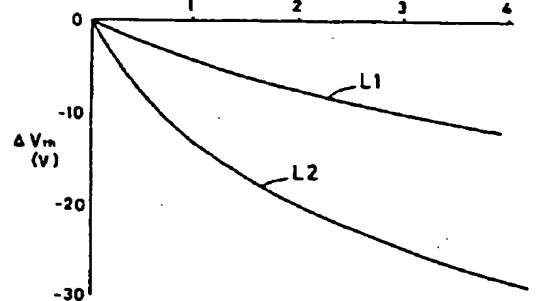
代理人 大 岩 増 雄

第 1 図

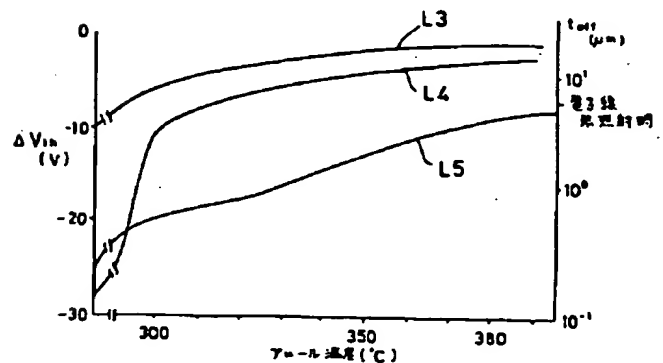


11-----フィルム膜  
12-----電子線

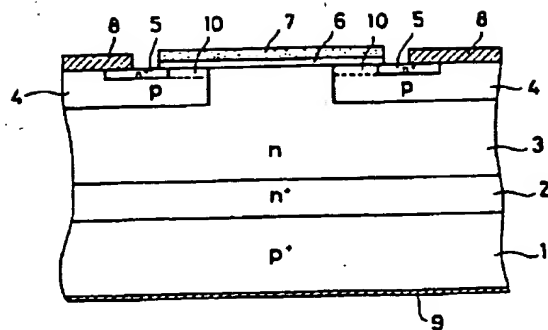
第 2 図  
照射量 (規格化値)



第 3 図



第 4 圖



第 5 圖

